

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-101248

(43)Date of publication of application : 07.04.2000

(51)Int.Cl.	H05K	3/46
	H05K	1/02

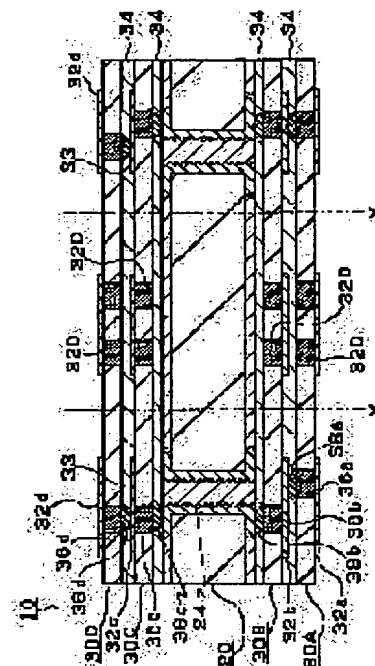
(21)Application number : 10-288924 (71)Applicant : IBIDEN CO LTD  
(22)Date of filing : 24.09.1998 (72)Inventor : ENOMOTO AKIRA

(54) MULTIPLE MULTILAYER PRINTED WIRING BOARD

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a multiple multilayer printed wiring board of an IVH structure capable of being manufactured in high yield.

**SOLUTION:** Posts 32D are set between a circuit pattern 33 and a circuit pattern 33 composing a one-layer of a multilayer printed wiring board. This enables to eliminate hollows between the circuit patterns 33 when laminating and unifying one-side circuit boards 30A, 30B, 30C, and 30D, and slippage between the circuit patterns of one-side circuit boards, to secure an appropriate connection between bumps 38 (a to d) and conductive circuits (a to d), and to manufacture a multiple multilayer printed wiring board in high yield.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-101248

(P2000-101248A)

(43) 公開日 平成12年4月7日 (2000. 4. 7)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 5 K	3/46	H 0 5 K 3/46	N 5 E 3 3 8
	1/02	1/02	G 5 E 3 4 6
			G

審査請求 未請求 請求項の数 5 F D (全 13 頁)

(21) 出願番号 特願平10-288924

(22) 出願日 平成10年9月24日 (1998. 9. 24)

(71) 出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(72) 発明者 榎本 亮

岐阜県揖斐郡揖斐川町北方1-1 イビデ  
ン株式会社大垣北工場内

(74) 代理人 100095795

弁理士 田下 明人 (外1名)

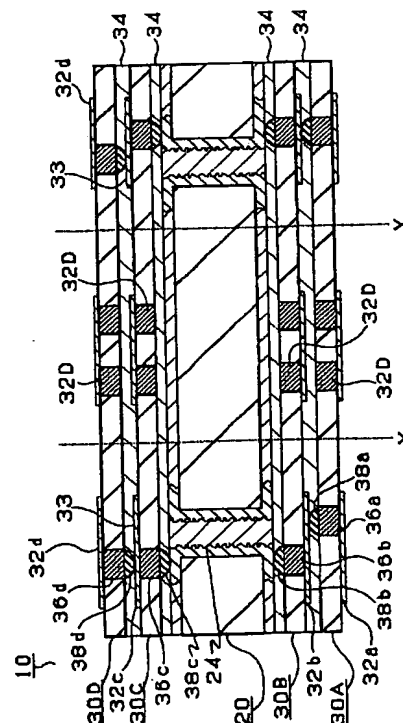
最終頁に続く

(54) 【発明の名称】 多数個取り多層プリント配線板

(57) 【要約】

【課題】 高い歩留りにて製造できる I V H 構造の多数  
個取り多層プリント配線板を提供する。

【解決手段】 多層プリント配線板の一層分を構成する  
回路パターン 3 3 と回路パターン 3 3 との間にポスト 3  
2 D が配設されている。このため、係る片面回路基板 3  
0 A、3 0 B、3 0 C、3 0 D を積層して加圧して一体  
化した際に、回路パターン 3 3 と回路パターン 3 3 との  
間に窪みができず、上下の片面回路基板の回路パターン  
がずれることがなくなり、バンプ 3 8 と導体回路 3 2 と  
の接続が適正に取れるため、多数個取り多層プリント配  
線板を高い歩留まりで製造することができる。



## 【特許請求の範囲】

【請求項1】 導電性材料が充填されたバイアホールを有する回路基板を積層し、加熱加圧プレスして一体化した多数個取り多層プリント配線板において、前記回路基板は、個々の製品と製品の間および製品と回路基板端の間に導電性材料が充填されたポストを有するものであることを特徴とする多数個取り多層プリント配線板。

【請求項2】 絶縁性基材と、前記絶縁性基材の一方の面に形成された導体回路と、前記絶縁性基材の導体回路に至る非貫通孔に電解めっきによって導電性材料が充填されたバイアホールと、前記バイアホールの導体回路側の反対側表面に形成された突起状導体からなる片面回路基板を、前記片面回路基板の突起状導体と他の基板の導体回路が接着剤層を介して対向するように積層し、加熱加圧プレスして、前記突起状導体を接着剤層に嵌入貫通せしめ、他の基板の導体回路に接続し、一体化した多数個取り多層プリント配線板において、前記片面回路基板は、個々の製品と製品の間および製品と回路基板端の間に導電性材料が充填されたポストを有するものであることを特徴とする多数個取り多層プリント配線板。

【請求項3】 前記ポストは、前記絶縁性基材の導体回路に至る非貫通孔に電解めっきによって導電性材料が充填されたものである請求項1または2に記載の多数個取り多層プリント配線板。

【請求項4】 前記導電性材料は、電解銅めっきである請求項1または2に記載の多数個取り多層プリント配線板。

【請求項5】 前記突起状導体は、導電性ペーストあるいは低融点金属からなる請求項2に記載の多数個取り多層プリント配線板。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、多数個取り多層プリント配線板に関し、特に、インターステシャルバイアホール（IVH）構造を有する多数個取り多層プリント配線板に関する。

## 【0002】

【従来の技術】従来の多層プリント配線板は、銅張積層板とプリブレグを交互に積み重ねて一体化してなる積層体にて構成されている。この積層体は、その表面に表面導体回路を有し、層間絶縁層間には内層導体回路を有する。これらの導体回路は、積層体の厚さ方向に穿孔形成したスルーホールを介して、内層導体回路相互間あるいは内層導体回路と表面導体回路との間で電気的に接続されている。

【0003】ところが、上述したようなスルーホール構造の多層プリント配線板は、スルーホールを形成するための領域を確保する必要があるために、部品実装の高密

度化が困難であり、携帯用電子機器の超小型化や狭ピッチパッケージおよびMCMの実用化の要請に十分に対処できないという欠点があった。そのため、最近では、上述のようなスルーホール構造の多層プリント配線板に代えて、高密度化に対応し易い全層インターステシャルバイアホール（IVH）構造を有する多層プリント配線板が注目されている。この全層IVH構造を有する多層プリント配線板は、積層体を構成する各層間絶縁層に、導体層間を電気的に接続するバイアホールが設けられている構造のプリント配線板である。即ち、この配線板は、内層導体回路相互間あるいは内層導体回路と表面導体回路間が、配線板を貫通しないバイアホール（ベリッドバイアホールあるいはブラインドバイアホール）によって電気的に接続されている。それ故に、IVH構造の多層プリント配線板は、スルーホールを形成するための領域を特別に設ける必要がなく、任意の層間を微細なバイアホールで自由に接続できるため、電子機器の小型化、高密度化、信号の高速伝搬を容易に実現することができる。

【0004】こうしたIVH構造の多層プリント配線板は、例えば、図9に示すような工程によって製造されている。まず、プリブレグ112としてアラミド不織布にエポキシ樹脂を含浸させた材料を用い、このプリブレグ112にバイアホール用孔112aおよび位置合わせ用孔160を穿設し、次いでバイアホール用孔112aに導電性ペースト114を充填する（図9（A）参照）。次に上記プリブレグ112の両面に銅箔116を重ね、加熱加圧プレスする。これにより、プリブレグ112のエポキシ樹脂および導電性ペーストが硬化され両面の銅箔116、116相互が電気的に接続される（図9（B）参照）。

【0005】そして、上記銅箔116をエッチング法によりパターンニングすることで、バイアホールを有する硬質の両面基板が得られる（図9（C）参照）。

【0006】このようにして得られた両面基板をコア層として多層化する。具体的には、上記コア層112の両面に、上述の導電性ペースト114を充填したプリブレグ113を位置合わせしながら順次に積層する。そして、該積層体と上下に配設した銅箔116とを、加熱加圧プレスする（図9（D）参照）。この後、最上層の銅箔116をエッチングすることで4層基板を得る（図9（E）参照）。さらに多層化する場合は、上記の工程を繰り返し行い、6層、8層基板とする。

## 【0007】

【発明が解決しようとする課題】しかしながら、上述した従来技術は、加熱加圧プレスによる積層工程とエッチングによる銅箔のパターンニング工程とを何度も繰り返さなければならず、製造工程が複雑になり、製造に長時間を要するものであった。しかも、このような製造方法によって得られるIVH構造の多層プリント配線板は、

製造過程で 1 個所でも（一工程でも）前記パターンニング不良が発生すると、最終製品である配線板全体が不良品となるために、歩留りが大幅に低下する欠点を有していた。

【0008】かかる課題に対応すべく、本発明者は、図 10（A）に示すような片面回路基板を積層した多層プリント配線板を案出した。該片面回路基板 230 は、絶縁性基材にバイアホール 36 を形成し、片側に導体回路 32 を、バイアホール 36 表面に突起状導体 38 を形成し、該突起状導体 38 側の表面に有機系接着剤層 34 を設けてなる。そして、図 10（B）に示すように、該片面回路基板 230 を加熱加圧プレスすることで、突起状導体 38 を、有機系接着剤層 34 を貫通させ他の片面回路基板 230 の導体回路 32 あるいは他の基板 220 の導体回路と電気的に接続させる。

【0009】しかし、かかる構成において、バイアホール径の小さい高密度配線板を製造しようとするとき片面回路基板 230 の突起状導体 38 と導体回路 32 との位置がずれて適切な接続が得られないことがあった。この原因を本発明者が研究したところ加熱加圧プレスした際に、突起状導体 38 と導体回路 32 とが相互にずれているところがあることが認められた。

【0010】この現象を図 11 を参照してさらに詳細に説明する。図 11（A）は、上記製造方法による多数個取り多層プリント配線板 210 の平面図を示している。図中の鎖線で囲まれた部分が、多層プリント配線板の個々の製品を示しており、この図の多数個取り多層プリント配線板 210 からは、20 ピースの多層プリント配線板が得られる。図 11（A）に示した多数個取り多層プリント配線板 210 を矢印 B 側から見た側面図を図 11（B）に示す。ここで、該多数個取り多層プリント配線板 210 は、個々の製品となる部位と部位の間に窪み 210d が生じ、外層側の回路基板が内層側の回路基板に比較して伸ばされた状態になっているため、外層側の回路基板の導体回路と内層側の回路基板の導体回路との適切な接続が得られていないことが判明した。

【0011】本発明は、上述した課題を解決するためになされたものであり、その目的とするところは、高い歩留りにて製造できる I V H 構造の高密度多層プリント配線板を提供することにある。

#### 【0012】

【課題を解決するための手段】第 1 の発明は、上記目的を達成するため、導電性材料が充填されたバイアホールを有する回路基板を積層し、加熱加圧プレスして一体化した多数個取り多層プリント配線板において、前記回路基板は、個々の製品と製品の間および製品と回路基板端の間に導電性材料が充填されたポストを有するものであることを特徴とする多数個取り多層プリント配線板にある。

【0013】第 2 の発明は、絶縁性基材と、前記絶縁性

基材の一方の面に形成された導体回路と、前記絶縁性基材の導体回路に至る非貫通孔に電解めっきによって導電性材料が充填されたバイアホールと、前記バイアホールの導体回路側の反対側表面に形成された突起状導体からなる片面回路基板を、前記片面回路基板の突起状導体と他の基板の導体回路が接着剤層を介して対向するように積層し、加熱加圧プレスして、前記突起状導体を接着剤層に嵌入貫通せしめ、他の基板の導体回路に接続し、一体化した多数個取り多層プリント配線板において、前記片面回路基板は、個々の製品と製品の間および製品と回路基板端の間に導電性材料が充填されたポストを有するものであることを特徴とする多数個取り多層プリント配線板にある。

【0014】上記発明のポストは、前記絶縁性基材の導体回路に至る非貫通孔に電解めっきによって導電性材料が充填されたものであり、導電性材料は、電解銅めっきであることが好ましい。上記第 2 の発明における突起状導体は、導電性ペーストあるいは低融点金属によって形成されたものであることが好ましい。

【0015】上記本発明の回路基板を積層する多数個取り多層プリント配線板においては、積層された回路基板の導体回路間の電気的接続を適正にとるために、回路基板を変形させることなく積層一体化することが必要である。第 1 の発明の多数個取り多層プリント配線板は、回路基板の、個々の製品と製品の間および製品と回路基板端の間に導電性材料が充填されたポストが、配設されている。このため、かかる回路基板を積層して加圧した際にも、回路基板の、個々の製品と製品の間および製品と回路基板端の間に窪みができず、回路基板が変形しないため積層された回路基板間の電気的接続を極めて精度よく行うことができ、多数個取り多層プリント配線板を高い歩留まりで製造することができる。

【0016】さらに第 2 の発明の多数個取り多層プリント配線板は、突起状導体を有する片面回路基板と他の基板を接着剤層を介して積層し加熱加圧プレスして、前記突起状導体を接着剤層に嵌入貫通せしめ、他の基板の導体回路と電気的に接続するため、バイアホールのピッチ間隔をより小さくできるので、極めて高密度の多層プリント配線板を効率よく製造することができる。

【0017】本発明の多数個取り多層プリント配線板は、所定の配線パターンを形成した導体回路を有する回路基板として、予め個々に製造したものを使用することができる。このため、該回路基板を積層する前に、導体回路等の不良個所の有無を検査することができるので、積層段階では、不良のない回路基板のみを用いることが可能となる。即ち、本発明の多数個取り多層プリント配線板は、I V H 構造の多層プリント配線板を高い歩留まりで製造できる。

【0018】また、本発明の多数個取り多層プリント配線板は、従来技術のようにブリブregを積み重ねながら

加熱加圧プレスを繰り返す必要がない。即ち、本発明では、複数枚の回路基板を重ね、1度に加熱加圧プレスすることができる。このため、加熱加圧プレスによる積層工程とパターンニング工程を繰り返す必要がなく、1VH構造の多層プリント配線板を短時間で効率良く製造することができる。

【0019】第2の発明では、片面回路基板の突起状導体と他の基板の導体回路が接着剤層を介して対向するように積層するのであるが、本願発明の構成では、接着剤層には孔明けする必要がない。つまり、バイアホールが形成された片面回路基板もしくは導体回路を有する基板に接着剤層を形成できる。

【0020】換言すれば、加熱加圧プレス時に接着剤層に嵌入貫通した突起状導体により導体回路が接続されるため、接着剤層にあらかじめ導通のための孔明けをする必要がなく、接着剤層は最終的な加熱加圧プレス工程時に配設していればよい。このため、片面回路基板の製造工程における孔明け後のデスマア処理は接着剤層の形成前に実施することができることになり、デスマア処理により接着剤層が浸食されることがない。

【0021】また、非貫通孔を電解めっきにより充填する場合においても、絶縁性基板にレーザ加工にて非貫通孔を形成し、電解めっきで充填した後の、片面回路基板もしくは導体回路を有する基板に接着剤層を形成できるため、電解めっき液とこの接着剤層が接触することはない。従って、めっき液により接着剤層が浸食されたり、汚染されることがない。

【0022】接着剤層は、最終工程の加熱加圧プレスに至るまでは未硬化であるため、デスマア処理やめっき液で劣化しやすいが、本発明では、このような問題の発生を防止し、信頼性の高い基板を容易に形成できるという特徴がある。また、接着剤層に予め導通のための孔を形成しておく必要はなく、接着剤層の孔と絶縁基板に設けた突起状導体との位置ずれによる導通不良を起こすことがない。

【0023】さらに、第2の発明では、基板相互の導体回路間の電気的な接続は、比較的薄い接着剤層のみを突起状導体により貫通させて行えば足りる。それ故、突起状導体の高さを低く、またその径を小さくできるため、突起状導体のピッチ間隔を小さくできるのでバイアホールのピッチ間隔も小さくなり、高密度化に対応できる。また、バイアホールを電解めっきで充填する場合は、基板相互の導体回路間の抵抗値を低くできる。

#### 【0024】

【発明の実施の形態】以下、本発明の実施態様に係る多数個取り多層プリント配線板およびその製造方法について図を参照して説明する。図1は、本発明の1実施態様に係る全層1VH構造を有する多数個取り多層プリント配線板の縦断面の一部を示している。多数個取り多層プリント配線板10は、中央に配設されたコア基板20

と、該コア基板20の上面及び下面に2層ずつ配設された片面回路基板30A、30B、30C、30Dとから成るバイアホールを有する多数個取り多層プリント配線板である。

【0025】該片面回路基板30A、30B、30C、30Dの一方の面には、所定のパターンの導体回路32a、32b、32c、32dが形成されており、他方の面には、接着剤層34が配設されている。該接着剤層34を介して、コア基板20と片面回路基板30A、30B、30C、30Dとが接着されている。各片面回路基板30A、30B、30C、30Dには、電解銅めっきにより充填形成されたバイアホール36a、36b、36c、36dおよびポスト32Dが形成されており、該バイアホールの上部（該導体回路が形成された面の反対側のバイアホール表面）には、ハンダやインジウム合金などの低融点金属あるいは導電性ペーストから成る突起状導体（以下バンプという）38a、38b、38c、38dが形成されている。

【0026】即ち、多層プリント配線板10においては、最下層の片面回路基板30Aの導体回路32aは、バイアホール36aを介してバンプ38aに接続されている。該バンプ38aは、片面回路基板30Bの導体回路32bと当接し、両者の接続を取る。該導体回路32bとバイアホール36bを介して接続されたバンプ38bは、コア基板20のバイアホール24と接触し、導通が取られている。該コア基板20のバイアホール24は、上面側の片面回路基板30Cのバンプ38cと接続されている。該バンプ38cとバイアホール36cを介して接続された導体回路32cは、最上面の片面回路基板30Dのバンプ38dと接続されている。該バンプ38dは、バイアホール36dを介して導体回路32dと接続されている。該最上面の片面回路基板30Dの片面又は両面には、ベアチップ等の電子部品を搭載できる。このように、多層プリント配線板の最下層の片面回路基板30Aの導体回路32aと、最上層の片面回路基板30Dの導体回路32上のチップ部品（図示せず）とが、バイアホール36a、36b、36c、36dを介して接続されている。これらのバイアホールは、インターステシャルバイアホールを構成する。

【0027】鎖線X、Yで囲まれた個々の製品を構成する部分以外の部分には、製品を構成する部分のバイアホールに相当するポスト32Dが設けられている。このため、加圧加熱プレスによっても窪みを生じていない。

【0028】引き続き、該多層プリント配線板10の製造方法について説明する。ここでは、先ず、コア基板20の製造方法について図2を参照して述べる。コア基板としては、ガラス布基材エポキシ樹脂基板、ガラス布基材BT（ビスマレイミドトリアジン）樹脂基板などのリジット基板であれば、公知のものを使用することができる。

【0029】具体的には、図2の工程(A)に示すようにガラス布基材BT(ビスマレイドミドトリアジン)樹脂製の基板22の両面に銅箔21を貼付した銅張積層板を出発材とする。工程(B)に示すように、該基板22にスルーホール用の穴22aを穿設した後、無電解めっき処理を施し、該穴22a内に銅めっきを施すことによりスルーホール24を形成する。

【0030】工程(C)に示すように、予め図示しないエッチングレジストを塗布した後、エッチング処理を施し、銅箔21の不要部分を除去することで、所定の導体回路25を形成する。工程(D)に示すよう、該導体回路25及びスルーホール24の表面に黒化還元処理を施して粗化する。

【0031】工程(E)に示すように、充填樹脂26をロールコートにより均一に塗布し、該充填樹脂を硬化させた後、該充填樹脂をベルトサンダー等で導体回路25が表面に露出するまで研磨し、両面が平坦なコア基板20を製造する。

【0032】該コア基板20は、スルーホール24の内部、及び、導体回路25の側面25aが粗化され、導体回路25と充填樹脂26との接着性が改善されている。このため、該導体回路25と充填樹脂26との界面を起点として図1を参照して上述した接着剤層34で、クラックの発生するのを防止できる。

【0033】引き続き、図3、図4を参照して片面回路基板30の製造方法について説明する。図3の工程

(A)に示すように、片面に金属層42の形成された絶縁基材40を出発材とする。ここで、使用する絶縁基材40としては、有機系絶縁性基材であれば使用でき具体的には、アラミド不織布-エポキシ樹脂基材、ガラス布エポキシ樹脂基材、アラミド不織布-ポリイミド基材、ビスマレイドミドトリアジン樹脂基材から選ばれるリジッド(硬質)の積層基材、あるいは、ポリフェニレンエーテル(PPE)フィルム、ポリイミド(PI)などのフィルムからなるフレキシブル基材から選ばれる1種であることが望ましい。

【0034】前記絶縁基材40としてはリジッドな積層基材であることが望ましく、特に片面銅張積層板であることが好適である。金属層42がエッチングされた後の取扱中に配線パターンやビアホールの位置がずれることがなく、位置精度に優れるからである。

【0035】また、絶縁基材40に形成された金属層42は、銅箔を使用できる。銅箔は密着性改善のため、マット処理されていてもよい。ここでは、片面銅張積層板を使用する。片面銅張積層板は、エポキシ樹脂、フェノール樹脂、ビスマレイドミドトリアジン樹脂などの熱硬化性樹脂をガラスクロスに含浸させてBステージとしたプリプレグと銅箔を積層して熱プレスすることにより得られる基板である。片面銅張積層板は、リジッドな基板であり、扱いやすくコスト的にも最も有利である。ま

た、絶縁基材40の表面に、金属を蒸着した後、電解めっきを用い、金属層を形成することもできる。

【0036】絶縁基材40の厚さは10~200 $\mu$ m、好ましくは15~100 $\mu$ mであり、20~80 $\mu$ mが最適である。絶縁性を確保するためである。これらの範囲より薄くなると強度が低下して取扱が難しくなり、逆に厚すぎると微細なビアホールの形成および導電性材料による充填が難しくなるからである。一方、金属層42の厚さは、5~35 $\mu$ m、好ましくは8~30 $\mu$ mであり、12~25 $\mu$ mが好適である。これは、後述するようにレーザ加工にて孔明けした際に、薄すぎると貫通してしまうからであり、逆に厚すぎるとエッチングにより、ファインパターンを形成し難いからである。

【0037】ついで、レーザ加工により、絶縁基材40に非貫通孔40aを開ける(工程(B))。レーザ加工機としては、炭酸ガスレーザ加工機、UVレーザ加工機、エキシマレーザ加工機などを使用できる。また、孔径は20~150 $\mu$ mがよい。炭酸ガスレーザ加工機は、加工速度が速く、安価に加工できるため工業的に用いるには最も適しており、本発明に最も望ましいレーザ加工機である。ここで、炭酸ガスレーザ加工機を用いた場合には、該穴40a内であって、金属層42の表面にわずかながら溶融した樹脂が残るやすいため、デスミア処理することが、接続信頼性を確保するため望ましい。

【0038】引き続き、レーザ加工で開けた非貫通孔40aに導電性材料46を充填してビアホール36aおよびポスト32Dとする(工程(E))。ここで、導電性材料46の充填は、電解めっき、あるいは無電解めっきにより行うことができる。また、導電性ペーストを充填するか、あるいは電解めっき又は無電解めっきを一部充填し残存部分に導電ペーストを充填して行うこともできる。導電性ペーストは、銀、銅、金、ニッケル、半田から選ばれる少なくとも1種以上の金属粒子からなる導電性ペーストを使用できる。また、前記金属粒子としては、金属粒子の表面に異種金属をコーティングしたものも使用できる。具体的には銅粒子の表面に金、銀から選ばれる貴金属を被覆した金属粒子を使用することができる。なお、導電性ペーストとしては、金属粒子に、エポキシ樹脂などの熱硬化性樹脂、ポリフェニレンスルフィド(PPS)樹脂を加えた有機系導電性ペーストが望ましい。

【0039】一方、本実施態様では、レーザ加工にて孔径20~150 $\mu$ mの微細径を穿設したが、導電ペーストを確実に充填することは、非貫通孔であるために気泡が残るやすく、困難であるため、電解めっきの方が実用的である。電解めっきとしては、例えば、銅、金、ニッケル、ハンダめっきを使用できるが、特に、電解銅めっきが最適である。

【0040】電解めっきにより充填する場合は、有機系絶縁基材40に形成された金属層42をめっきリードと

して電解めっきを行う。前記金属層 42 は、有機系絶縁基材 40 上の全面に形成されているため、電界密度が均一となり、非貫通孔を電解めっきにて均一な高さで充填することができる。ここで、電解めっき前に、非貫通孔 40a 内の金属層 42 の表面を酸などで活性化処理しておくといふ。めっきを行う際には、絶縁基材 40 に形成された金属層 42 の表面側に電解めっきが析出しないように、工程 (C) に示すよう金属層 42 側にマスク 48 をかけておくか、或いは、工程 (D) に示すように同じ絶縁基材 40 を 2 枚、金属層 42 同士を積層密着させてめっき液に触れないようにして、電解めっきを行なうことが好ましい。

【0041】電解めっきした後、図 4 の工程 (F) に示すように孔 40a から盛り上がった電解めっき (金属 46) を研磨などで除去して、平坦化することもできる。研磨は、ベルトサンダーやバフ研磨等を使用できる。工程 (G) に示すように、金属層 42 をエッチングして導体回路を形成するための前処理として、ファインパターンを形成しやすくするため、あらかじめ、非貫通孔をレーザ加工にて形成した後に金属層 42 の表面側の全面をエッチングして厚さを 1~10  $\mu\text{m}$ 、より好ましくは 2~8  $\mu\text{m}$  程度まで薄くすることができる。

【0042】工程 (H) に示すように、所定パターンのマスクを被覆した後、金属層 42 をエッチングして導体回路 32a を形成する。ここでは、まず、感光性ドライフィルムを貼付するか、液状感光性レジストを塗布した後、所定の回路パターンに沿って露光、現像処理してエッチングレジストを形成した後、エッチングレジスト非形成部分の金属層をエッチングして導体回路を形成する。エッチングは、硫酸-過酸化水素、過硫酸塩、塩化第二銅、塩化第二鉄の水溶液から選ばれる少なくとも 1 種がよい。

【0043】なお、最外層の導体回路については、熱プレス後に金属層をエッチングして形成することもできる。熱プレス後に金属層をエッチングする場合は、プレス面が平坦なため、均一な圧力で熱プレスできるという利点がある。

【0044】ここで、導体回路 32a の表面は、粗化処理しておくことが望ましい。図 1 を参照して上述した接着剤層 34 との密着性を改善し、剥離 (デラミネーション) の発生を防止するためである。粗化処理は、例えばソフトエッチング処理や、黒化 (酸化) -還元処理、銅-ニッケル-リンからなる針状合金めっき (荏原ユーザイト製 商品名インタープレート) の形成、メック社製の商品名「メックエッチボンド」なるエッチング液による表面粗化がある。

【0045】次に、工程 (I) にて、導体回路 32a を形成した面とは反対側の、パイアホール 36a 表面にバンプ 38a を形成する。バンプ 38a は、例えば、導電性ペーストを所定位置に開口の設けられたメタルマスク

を用いてスクリーン印刷する方法、低融点金属である半田ペーストを印刷する方法、半田めっきを行う方法、あるいは半田溶融液に浸漬する方法により形成することができる。前記低融点金属としては、Pb-Sn 系半田、Ag-Sn 系半田、インジウム半田等を使用することができる。

【0046】前記バンプの高さとしては、3~60  $\mu\text{m}$  が望ましい。この理由は、3  $\mu\text{m}$  未満では、バンプの変形により、バンプの高さのばらつきを許容することができず、また、60  $\mu\text{m}$  を越えると抵抗値が高くなる上、バンプを変形した際に横方向に広がってショートの原因となる。

【0047】導電性ペーストを非貫通孔 40a に充填する場合は、充填と同時にバンプの形成を行うこともできる。この状態で、もしくは、バンプを形成する前に、導体回路 32a、パイアホール 36a の検査が可能である。上述したように従来技術の多層プリント配線板では、積層して完成後でなければ、導体回路の検査を行えなかったのに対して、本実施態様では、片面回路基板 30A を、積層する前に不良個所の有無を検査することができ、後述する積層段階では、不良のない片面回路基板 30A のみを用いることができるので、多層プリント配線板としての高い歩留りが得られる。

【0048】最後に、工程 (J) に示すように、該絶縁基材 40 のバンプ 38a 側の表面全面、または、導体回路 25、32b、32c 側の表面全面に、樹脂を塗布して、乾燥し、未硬化樹脂からなる接着剤層 34 を形成する。

【0049】接着剤層 34 は、片面回路基板の導体回路形成面もしくは、その反対側面、または、導体回路を有する基板 20 の導体回路 32b の形成面のいずれか全面に塗布して形成することができ、接着剤層に導通のための孔明けの必要がない。接着剤層 34 は、有機系接着剤からなることが望ましく、有機系接着剤としては、エポキシ樹脂、ポリイミド樹脂、熱硬化型ポリフェノレンエーテル (PPE: Polyphenylene ether)、エポキシ樹脂と熱可塑性樹脂との複合樹脂、エポキシ樹脂とシリコン樹脂との複合樹脂、BT レジンから選ばれる少なくとも 1 種の樹脂であることが望ましい。

【0050】有機系接着剤である未硬化樹脂の塗布方法は、カーテンコート、スピンコート、ロールコート、スプレーコート、スクリーン印刷などを使用できる。また、接着剤層の形成は、接着剤シートをラミネートすることによってもできる。接着剤層の厚さは、5~50  $\mu\text{m}$  が望ましい。接着剤層は、取扱が容易になるため、予備硬化 (プレキュア) しておくことが好ましい。

【0051】引き続き、図 2 を参照して上述したコア基板 20 と、図 3 及び図 4 を参照して上述した片面回路基板 30 との積層工程について図 5 を参照して説明する。工程 (K) に示すように、該片面回路基板 30A と、上

述したと同様な工程で形成された片面回路基板30B、30C、30Dと、コア基板20とを積み重ねる。ここで、全ての片面回路基板30A、30B、30C、30D、及びコア基板20は、不良個所の検査が済んだものを用いる。まず、片面回路基板30Aの有機系接着剤層34の上に片面回路基板30Bを、又、該片面回路基板30Bの有機系接着剤層34の上にコア基板20を載置する。ここで、該コア基板の上には、片面回路基板30C、30Dを反転、即ち、片面回路基板30Cの有機系接着剤層34が該コア基板20側へ向き、又、片面回路基板30Dの有機系接着剤層34が該片面回路基板30C側に向くように重ね合わせる。この重ね合わせは、片面回路基板に配設された位置決めマークTG(図6

(A)参照)を光学的に測定して位置合わせを行い、積層した片面回路基板及びコア基板20の4隅にドリルでガイドホール(図6(A)参照)を穿設し、該ガイドホールをガイドピン(図示せず)に挿通することにより行う。ここで、積層された基板の図中サイクルCの部分を拡大して(M)として示す。

【0052】最後に、上述したようにガイドホール60をガイドピンで支持した状態で、工程(L)に示すように、重ね合わせた基板を、熱プレスを用いて150~200℃で加熱し、5~100kgf/cm<sup>2</sup>、望ましくは20~50kgf/cm<sup>2</sup>で加圧プレスすることにより、各片面回路基板30A、30B、30C、30Dおよびコア基板20を、1度のプレス成形により多層状に一体化する。積層された基板の図中サイクルCの部分を拡大して(N)として示す。ここでは、先ず、加圧されることで、該片面回路基板30Aのバンプ38aが、該バンプ38aと片面回路基板30B側の導体回路32bとの間に介在している未硬化の接着剤(絶縁性樹脂)を周囲に押し出し、該バンプ38aが導体回路32bと当接し両者の接続を取る。同様に他の片面回路基板30B、30C、30Dのバンプ38b、38c、38dと導体回路との接続が取られる。更に、加圧と同時に加熱されることで、片面回路基板30Aの接着剤層34が硬化し、片面回路基板30Bとの間で強固な接着が行われる。なお、熱プレスとしては、真空熱プレスを用いることが好適である。これにより図1を参照して上述した多数個取り多層プリント配線板10が完成する。この後、図6(A)に示す鎖線の切断線に沿って裁断することで20ピースの多層プリント配線板とする。

【0053】この多数個取り多層プリント配線板10の平面図を図6(A)に示し、図6(A)中のサイクルC2部を拡大して図6(B)に示す。図6(A)及び図6(B)中の鎖線が、20ピースの多層プリント配線板を製造する際の切断線となる。なお、図6(A)中のZ-Z断面が図1の切断端に相当し、図1中の鎖線が図6(A)中の切断線となる鎖線に相当する。

【0054】本実施形態の多数個取り多層プリント配線

板においては、図6(A)、(B)に示すように多層プリント配線板の個々の製品と製品の間および製品と回路基板端の間に製品内に形成されたバイアホールに相当するポスト32Dが形成されている。このため、図10(B)に示したような製品と製品の間に窪みができない。従って、バンプ38と導体回路32(図1参照)との接続が適正に取れるため、多層プリント配線板を高い歩留まりで製造することができる。

【0055】引き続き、本発明の第2実施態様に係る多層プリント配線板の製造方法について図7及び図8に沿って説明する。図7の工程(A)に示すような片面銅張積層板40を出発材料とする。先ず、工程(B)に示すように、該片面銅張積層板40に、主として導電性ペーストの印刷用のマスクとして使用される保護フィルム100を貼付し、工程(C)にてこの片面銅張積層板40にレーザ加工を施して非貫通孔40aを設ける。この保護フィルム100としては、マイラーフィルムや剥離シートを使用することができ、例えば表面に粘着層を設けたポリエチレンテレフタレートフィルム(PET)を使用できる。

【0056】ついで金属層42にめっきが析出しないように、工程(D)のように保護フィルム48を貼付するか、工程(E)のように金属層42同士を密着させて、電解めっき液に接触しないようにし、工程(F)において、この非貫通孔の一部を電解めっき46で充填する。さらに工程(G)において、残りの空間に導電性ペースト460を充填し、バイアホールおよびポストを形成する。このような実施形態では、電解めっきの高さのばらつきを導電性ペーストにより是正してバンプの高さをそろえることができる。

【0057】前記電解めっきの非貫通孔の充填率(電解めっきの高さt×100/非貫通孔の深さT:図8の(I)中のC3部を拡大した(L)参照)は、平均でその深さの50%以上、100%未満、より好ましくは、55%~95%である。

【0058】前記保護フィルム100の開口部に充填された導電性ペースト460は、バンプとなる。さらに、工程(H)にて後工程でのエッチングにて導電性ペーストを保護するフィルム101を貼付する。その後、金属層42をエッチングして導体回路32aを設け、フィルム100、101を除去して、バンプを露出させ、片面回路基板30Eを得る(図8に示す工程(I)参照)。

【0059】前記導電性ペーストからなるバンプは、半硬化状態であることが望ましい。導電性ペーストは、半硬化状態でも硬く、熱プレス時に軟化した有機接着剤層を貫通させることができる。また、熱プレス時に変形して接触面積が増大し、導通抵抗を低くすることができるだけでなく、バンプの高さのばらつきを是正することができる。

【0060】さらに工程(A)~(I)にて得られた片

10

20

30

40

50



面回路基板 30E に有機接着剤 80 を塗布した後、工程 (J) にて、中心に接着剤層を介して 3 層ずつ対向する向きに積層する。この重ね合わせは、片面回路基板に配設された位置決めマーク (図示せず) を光学的に測定して位置合わせを行い、積層した片面回路基板の 4 隅にドリルでガイドホール (図示せず) を穿設し、該ガイドホールをガイドピン (図示せず) に挿通することにより行う。その後、熱プレスして工程 (K) に示すような多数個取り多層プリント配線板を製造する。この後、第 1 実施形態と同様に裁断することで個々の多層プリント配線板とする。

【0061】本実施形態の多数個取り多層プリント配線板においては、図 8 (K) に示すように片面回路基板の個々の製品を構成する部分以外の部分に製品を構成する部分のバイアホールに相当するポスト 32D が形成されている。このため、図 10 (B) に示したような製品と製品の間に窪みができない。従って、バンプ 460 と導体回路 32a との接続が適正に取れるため、多層プリント配線板を高い歩留まりで製造することができる。

【0062】上述した実施態様では、4 層および 6 層の片面回路基板 30 が重ね合わされた多層プリント配線板について説明したが、3 層あるいは 5 層以上の多層プリント配線板にも本発明の構成を適用できる。更に、従来技術の方法で作成された片面プリント基板、両面プリント基板、両面スルーホールプリント基板、多層プリント基板等に本発明の片面回路基板を積層して多層プリント配線板を製造することもできる。

【0063】また、上述した実施態様では、バイアホールを形成するための穴をレーザ加工を用いて形成したが、ドリル加工、パンチング加工等の機械的方法で穴開けすることも可能である。

【0064】また、本発明の多層プリント配線板は、プリント配線板に一般的に行われている種々の加工処理、例えば、表面へのソルダーレジストの形成、表面の導体回路へのニッケル／金めっきやハンダ処理、穴開け加工、キャビティー加工、スルーホールめっき処理等を施すことができる。

【0065】

【発明の効果】以上、本発明によれば、回路基板の、個々の製品と製品の間および製品と回路基板端の間に導電性材料が充填されたポストが、配設されている。このため、かかる回路基板を積層して加圧した際にも、回路基板の、個々の製品と製品の間および製品と回路基板端の間に窪みができず、回路基板が変形しないため積層された回路基板間の電氣的接続を極めて精度よく行うことができ、特にバイアホールのピッチ間隔を小さくして突起状導体を形成した片面回路基板を使用する場合には、よ

り高密度で信頼性の高い多数個取り多層プリント配線板を効率よく製造することができる。

【図面の簡単な説明】

【図 1】発明の第 1 実施態様に係る多数個取り多層プリント配線板の縦断面図である。

【図 2】発明の第 1 実施態様に係る多数個取り多層プリント配線板を構成するコア基板の製造工程図である。

【図 3】発明の第 1 実施態様に係る多数個取り多層プリント配線板を構成する片面回路基板の製造工程図である。

【図 4】発明の第 1 実施態様に係る多数個取り多層プリント配線板を構成する片面回路基板の製造工程図である。

【図 5】発明の第 1 実施態様に係る多数個取り多層プリント配線板の製造工程図である。

【図 6】図 6 (A) は、多数個取り多層プリント配線板の平面図であり、図 6 (B) は、図 6 (A) 中のサイクル C の 1 部を拡大して示す拡大平面図である。

【図 7】発明の第 2 実施態様に係る多数個取り多層プリント配線板の製造工程図である。

【図 8】発明の第 2 実施態様に係る多数個取り多層プリント配線板の製造工程図である。

【図 9】従来技術に係る多数個取り多層プリント配線板の製造工程図である。

【図 10】先行技術に係る多数個取り多層プリント配線板の製造工程図である。

【図 11】図 11 (A) は、先行技術に係る多数個取り多層プリント配線板の平面図であり、図 11 (B) は、該多数個取り多層プリント配線板の側面図である。

【符号の説明】

10 多数個取り多層プリント配線板

20 コア基板

24 スルーホール

25a 導体回路

30A、30B、30C、30D 片面回路基板

31 銅箔 (金属層)

32a、32b、32c、32d 導体回路

32D ポスト

33 導体回路

34 接着剤層

36a、36b、36c、36d バイアホール

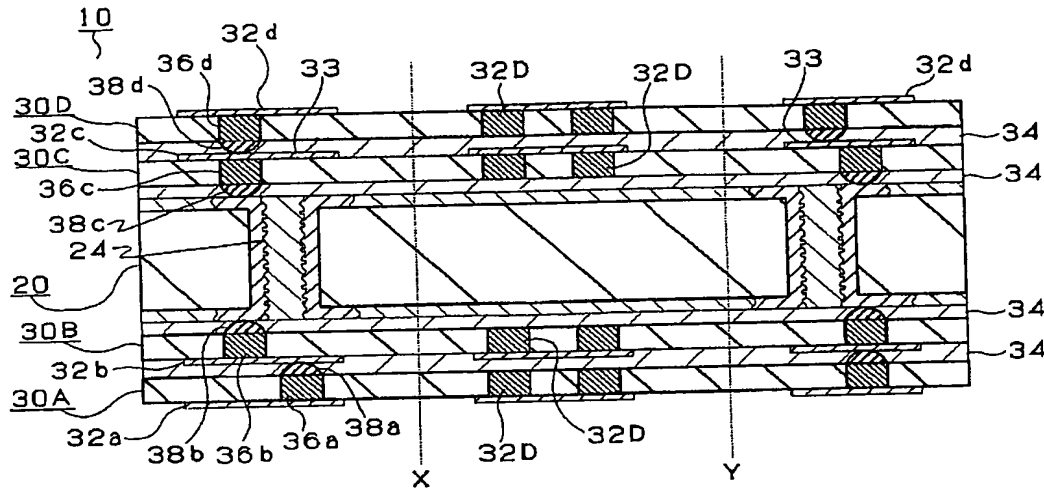
38a、38b、38c、38d バンプ (突起状導体)

40 絶縁性基材

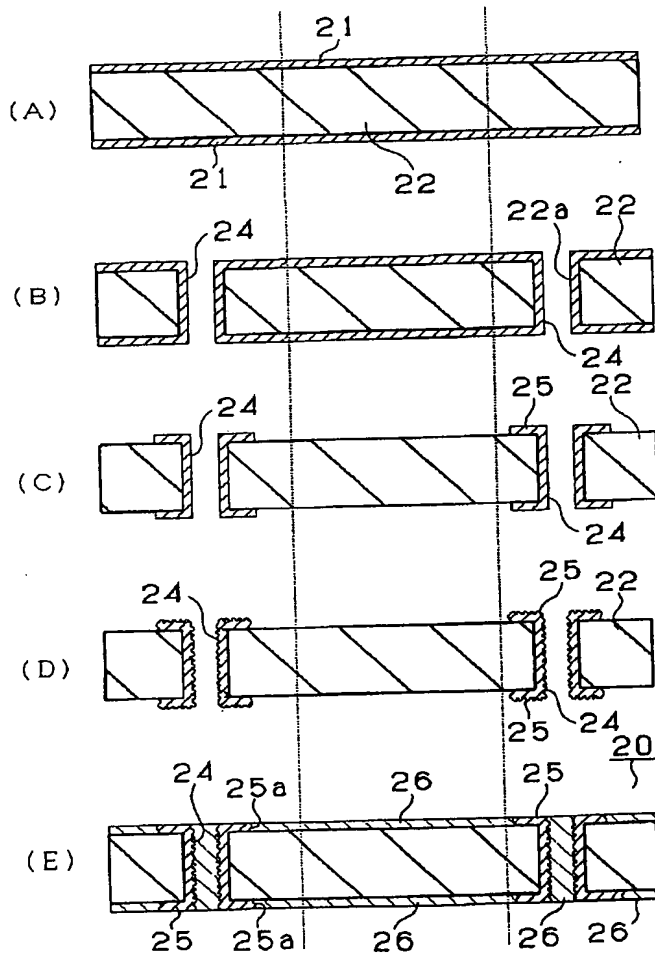
40a 孔 (非貫通孔)

42 金属層

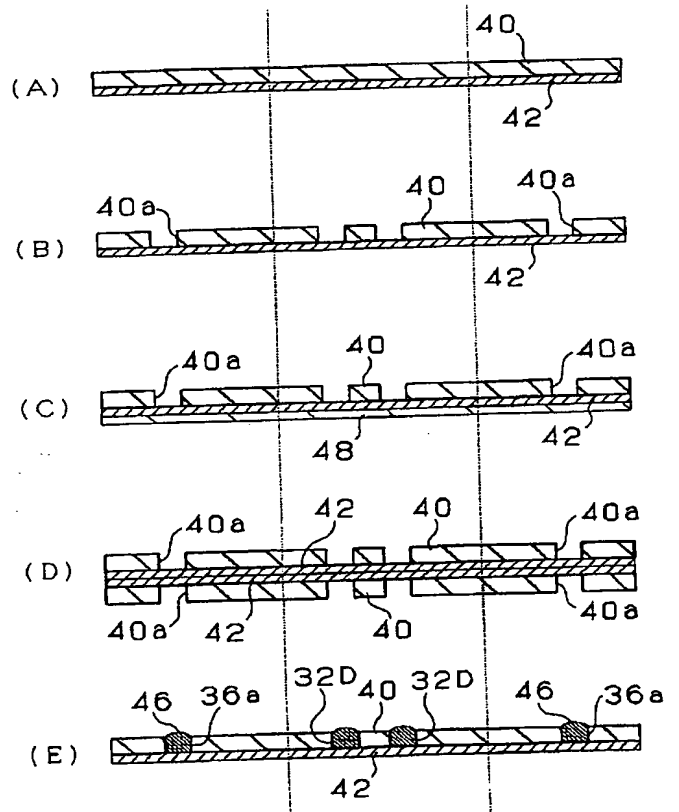
【図1】



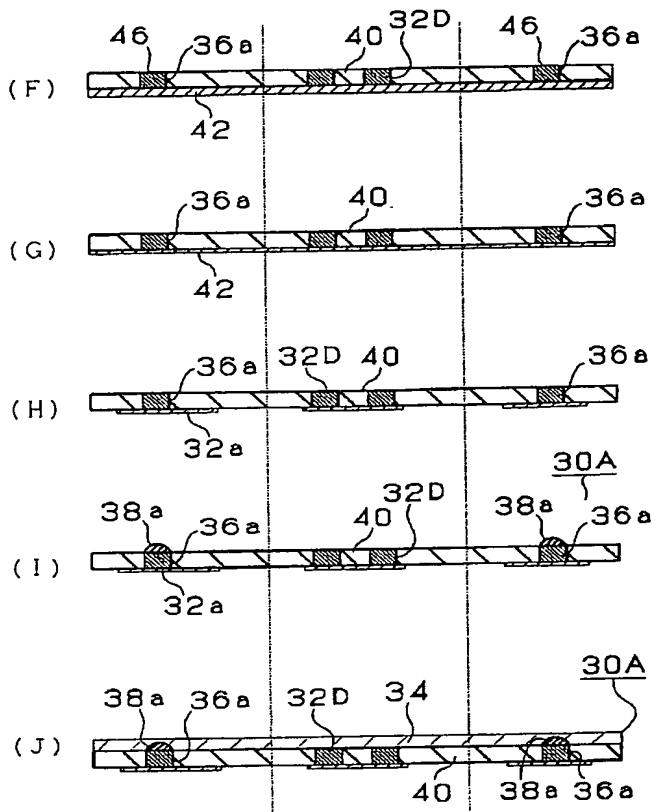
【図2】



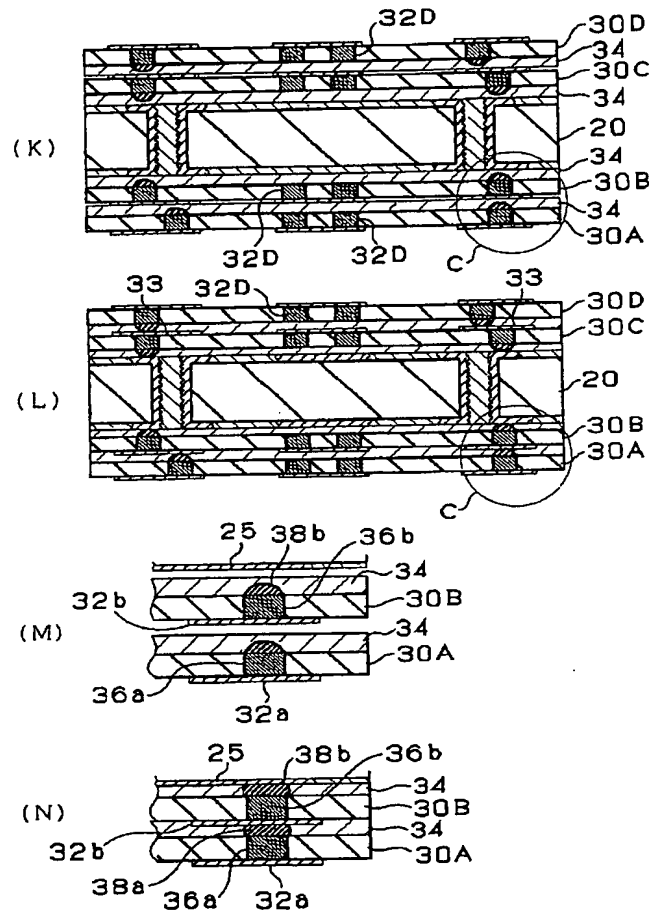
【図3】



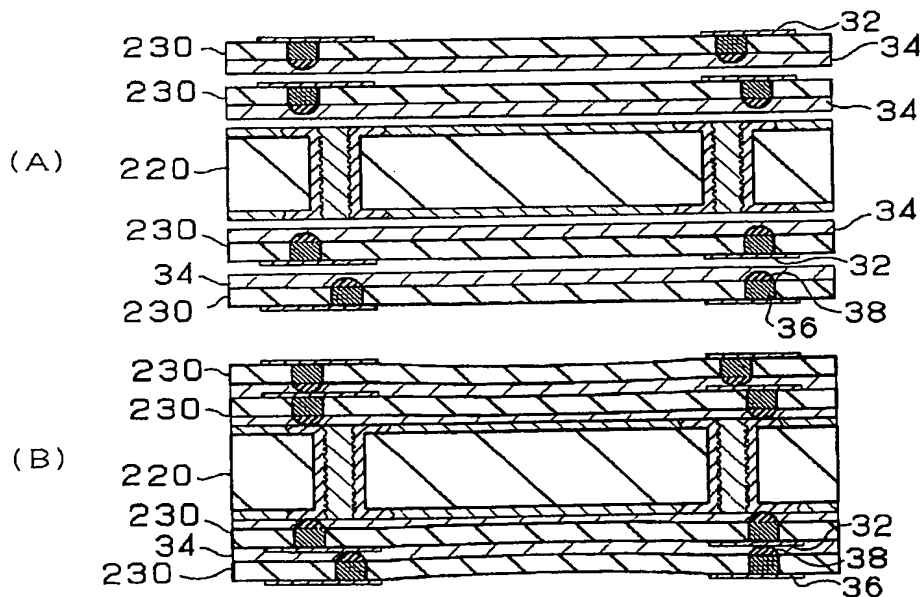
【図 4】



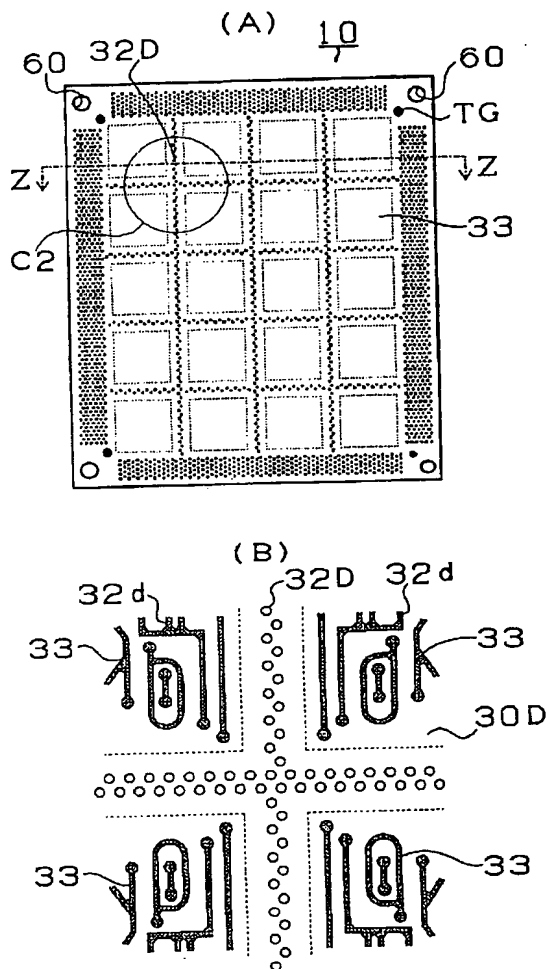
【図 5】



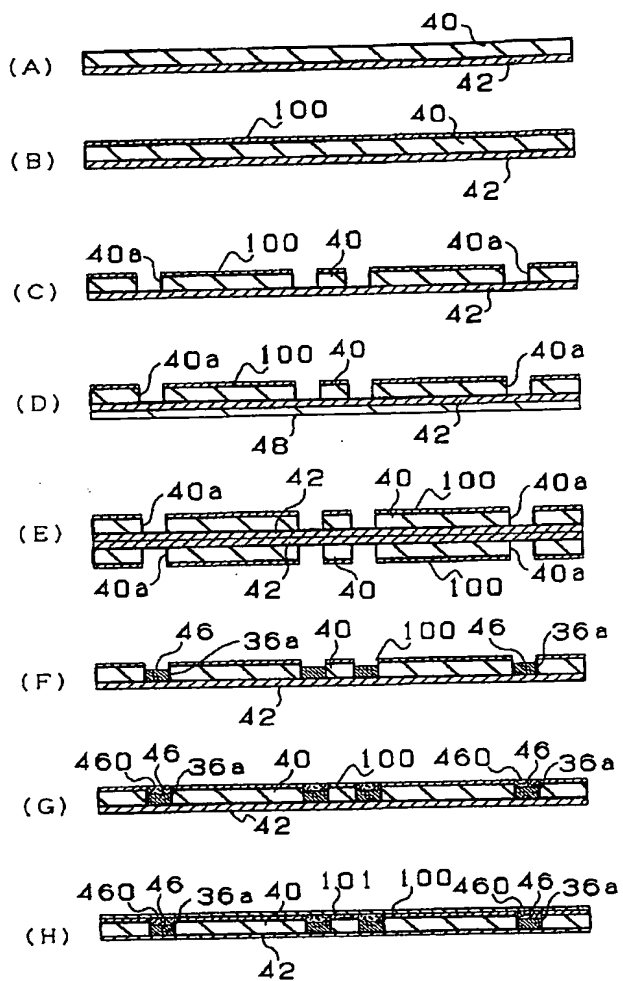
【図 10】



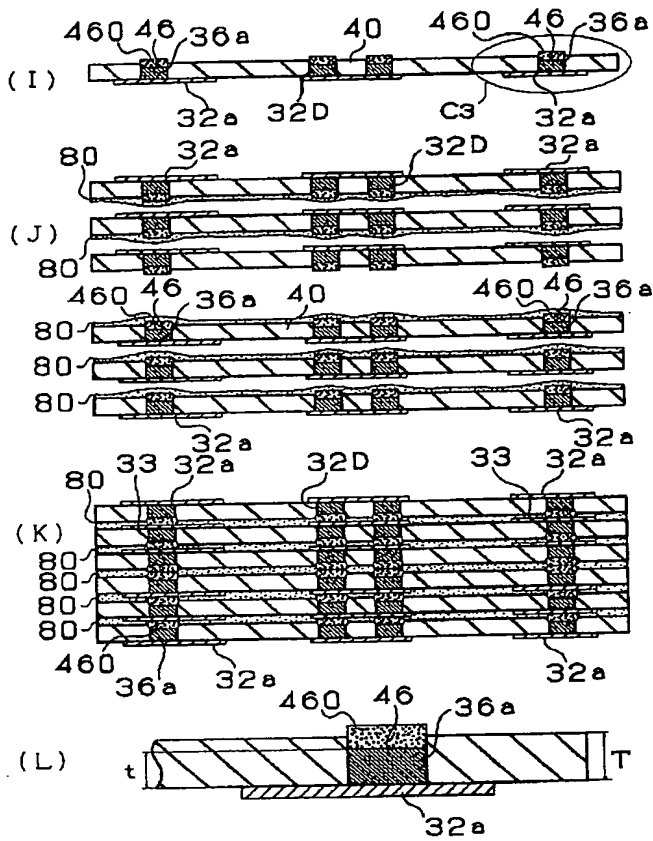
【図6】



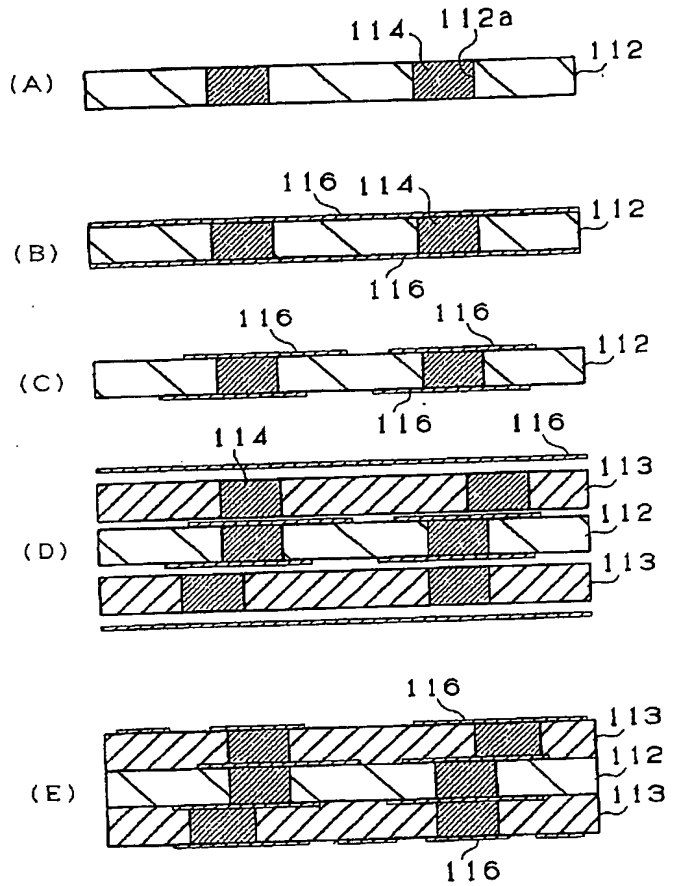
【図7】



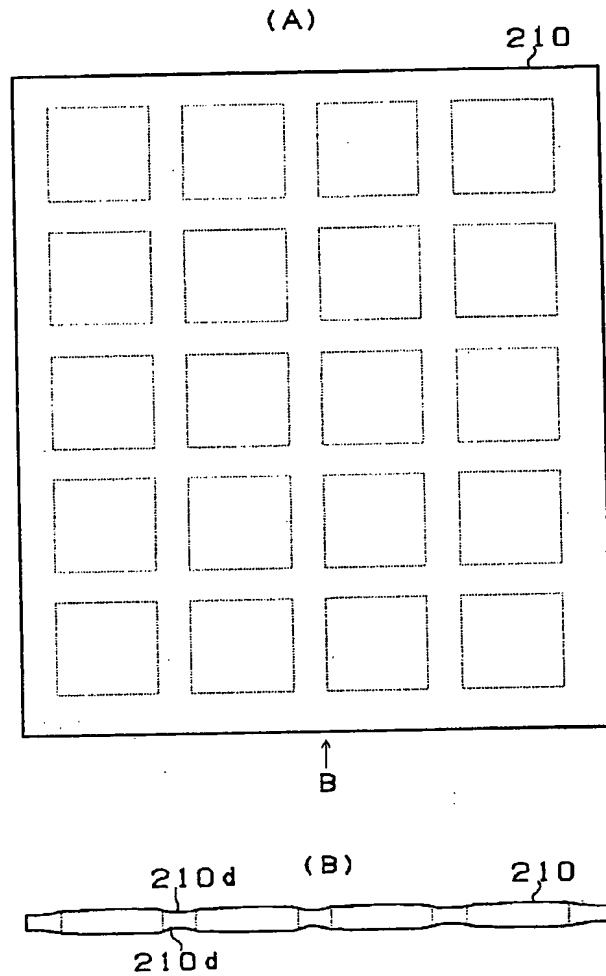
【図8】



【図9】



【図 11】



フロントページの続き

Fターム(参考) 5E338 AA03 AA12 AA16 BB02 BB13  
 BB25 BB31 BB75 CC01 EE23  
 EE33  
 5E346 AA02 AA05 AA06 AA12 AA15  
 AA16 AA43 AA60 BB16 CC02  
 CC08 CC31 CC40 DD03 DD12  
 DD32 EE02 EE06 EE07 EE12  
 FF14 FF18 FF24 FF35 FF36  
 GG01 GG15 GG19 GG22 GG25  
 GG27 GG28 HH02 HH25 HH33